

## Разработване на аудио усилвател с цифрово управление

Боян Карапенев

**Development of Audio Amplifier with Digital Control:** This paper presents a concept project and peculiarities in the implementation of audio amplifier with digital control using the contemporary element equipment – microcontroller, audio processor and integrated power amplifiers. The communication between the main components using the I<sup>2</sup>C bus is presented. A source code in assembler is developed and the used microcontroller ATmega8 is programmed. The graphic representation of the PCB of the developed laboratory model is designed with software Altium Desinger. Time charts are presented describing the process of addressing and configuration of the audio amplifier in the communication process between its main constituent components. The advantages of the proposed circuit variant and guidelines for future development and further improvement are indicated.

**Key words:** Development, Audio Amplifier, Digital Control, Audio Processor, Microcontroller.

### ВЪВЕДЕНИЕ

При разработването на аудио усилватели е необходимо: изходната мощност да бъде значително по-голяма от входната за сметка на енергията на хранящия източник, коефициентът на предаване в лентата на пропускане да не зависи от амплитудата и честотата на входния сигнал, и нелинейните изкривявания  $K$  на изхода да бъдат минимални.

Съвременните аудио усилватели се изграждат на многостъпален принцип и съдържат предусилвателни, драйверни и крайни стъпала. Предусилвателите осигуряват необходимото усиление по напрежение на целия усилвател, тъй като драйверното и крайното стъпало обикновено се реализират по схеми, съдържащи емитерни повторители, с коефициенти на предаване по напрежение по-малки от единица. Изискванията към тях са да имат минимални нелинейни изкривявания. Те се изпълняват по схеми на диференциални усилватели и генератори на ток. Крайните схемни конфигурации осигуряват необходимото напрежение, ток и мощност в товара. За тях е характерно, че амплитудите на напреженията и токовете са относително големи. При такива условия динамичните характеристики са нелинейни.

Едни от най-известните и качествени схеми на аудио усилватели са различните схемни варианти на QUAD 405 [3]. Те се изпълняват с достъпни и евтини елементи, и осигуряват възможно най-добър звук при много ниско ниво на изкривяванията. Компенсирането на висшите хармоници с „права връзка“ дава възможност тези усилватели да се използват без тонкоректор (еквалайзер), характерен за висококачествените усилватели. В [4] е представена друга висококачествена схема на транзисторен нископестотен усилвател с изходна мощност 80 W, честотна лента 20 Hz ÷ 30 kHz и  $K \leq 0,02$  %.

### ИЗЛОЖЕНИЕ

#### 1. Основни компоненти в аудио усилвателите с цифрово управление

За осъществяване на връзка между микроконтролер и аудио- процесор са необходими две линии: линия за данни (SDA - Serial Data Line) и линия за тактов сигнал (SCL – Serial Clock Line) като се използва т.н. I<sup>2</sup>C шина. Интерфейсът I<sup>2</sup>C осигурява надеждно 8 битово серийно предаване или приемане на данни.

При интерфейския протокол I<sup>2</sup>C всяко устройство има свой собствен адрес. Когато устройството „master“ иска да започне предаване (трансфер) на данни, той първо генерира условен старт, след което предава адреса на устройството, с което иска да комуникира. Докато трае това, всички устройства (ако са повече от едно), свързани към магистралата, „опознават“ дали това е техния адрес. Устройството „slave“, разпознало адреса си, генерира потвърждение и по този начин master приема готовността му за комуникация. В изпратения адрес, един бит (който най-

често е последния) определя дали master ще чете или записва в устройството slave. Или, по време на предаването на данни master и slave винаги работят в противоположен режим - предавател/приемник. И в двата случая обаче master генерира тактовия сигнал.

В процеса на комуникация между master и slave за всеки успешно приет байт (8 бита) устройството приемник генерира потвърждение. Ако такова потвърждение не се получи, означава че трансферът трябва да бъде прекратен и/или повторен. След предаването на необходимите данни, master генерира условие стоп, с което освобождава магистралата. Интерфейсният протокол регламентира две основни правила, от които зависи успешната комуникация по шината: 1) трансферът на данни може да започне само ако тя не е заета от други устройства; 2) по време на трансфера, нивото на линията за данни SDA трябва да остане стабилно докато трае високото ниво на линията SCL. Промяната на нивото на SDA при високо ниво на SCL се възприема като старт или стоп условие.

Микроконтролерите, използвани за цифрово управление в аудио усилвателите, се програмират и работят по предварително зададени алгоритми и изпълняват множество, и сложни функции. Подобно приложение могат да намерят едночиповите микроконтролери ATmega8 и ATmega8535.

Аудио- процесорът TDA7313 се използва за качествено приложение в автомобилни и Hi-Fi системи, а TDA7449 - за качествено приложение в телевизионни системи. Те управляват нивото на звука, тона (ниски и високи честоти), баланса (силата на левия и десния канал) и фейдъра (предни и задни канали). Предвидена е функция за избиране на външен източник на сигнал и функция за обемен звук (loudness). Аудио- сигналът се получава чрез резисторни матрици и ключове, комбинирани с операционни усилватели.

Като крайни нискочестотни усилватели в аудио усилвателите с цифрово управление е подходящо използването на интегрални схеми на мощност, като TA8210AH 2 x 20 W, TDA7294 100 W и др.

## **2. Идеен проект и схема на аудио усилвател с цифрово управление**

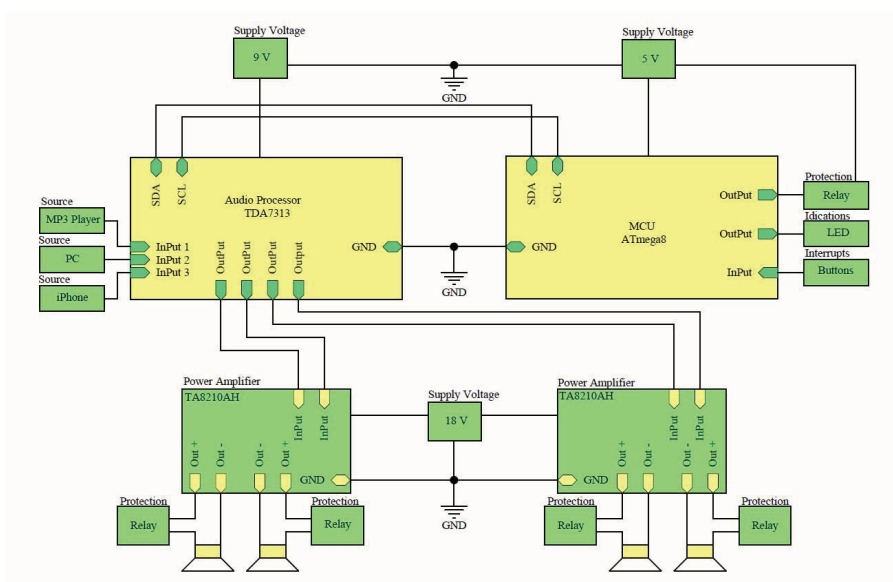
На фиг. 1 е представена блоковата схема на синтезиран аудио усилвател с цифрово управление, съдържаща основните му компоненти: микроконтролер ATmega8, аудио- процесор TDA7313 и два крайни интегрални усилвателя TA8210AH.

Микроконтролерът изработва тактов сигнал с честота

$$SCL_{frequency} = \frac{CPU\ clock\ frequency}{16 + 2 \cdot TWBR \cdot 4^{TWPS}} = \frac{4 \cdot 10^6}{16 + 2 \cdot 8 \cdot 4^1} = 50\ kbit / s, \quad (1)$$

където TWBR (Two Wire Interface Bit Rate Register) е регистър за скоростта на такта на двупроводния интерфейс, който се зарежда с числото 0x08, съответстващо на десетичното число 8, TWPS приема стойност 1.

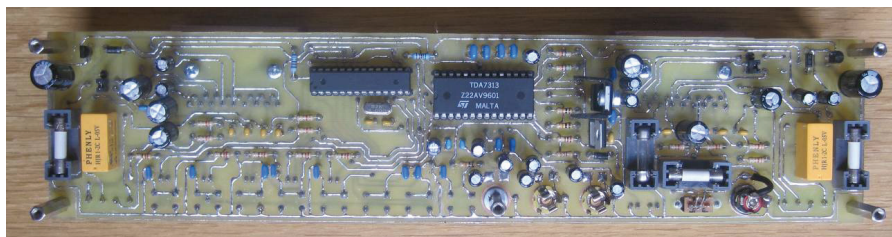
За програмиране на микроконтролера ATmega8 е използван език от ниско ниво асемблер на фирмата Atmel [5], [1], [2] и фирмения софтуер - развойната среда и дебъгера AVR Studio 4 [6], като написания сорс-код предварително се компилира. Използван е програматор STK500, ISP кабел и конектор, използващ линиите: RESET, MISO, MOSI, SCK, VCC(+5V), GND, свързан посредством USB връзка към персонален компютър. В процеса на програмирането микроконтролерът се конфигурира да работи на тактова честота 4 MHz, като е необходимо да бъде зададено кой генератор ще бъде използван - вътрешния RC или с външен кварцов резонатор. С цел стабилизиране на кварцовия резонатор и избягване на грешки по време на хода на програмата микроконтролерът забавя стартирането си с 6 такта и 64 ms преди изпълнението на първата инструкция. Разработен е и алгоритъм, описващ работата на създадения сорс-код, с който е програмиран микроконтролера.



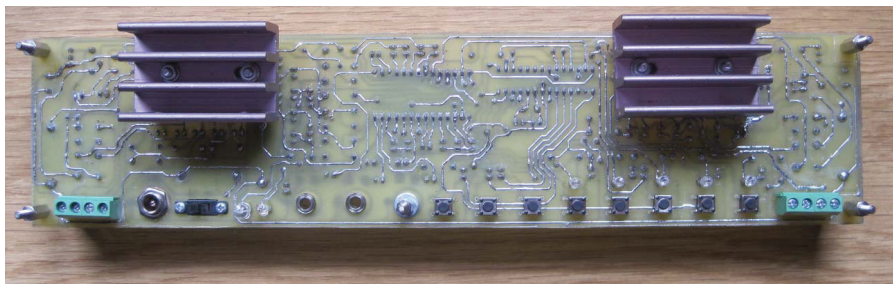
Фиг. 1. Блокова схема на синтезиран аудио усилвател с цифрово управление

Графичното изображение на печатната платка на реализирания лабораторен модел е разработено с продукта Altium Desinger 9.4, където всички използвани елементи са създадени като нови компоненти и са систематизирани в потребителски библиотеки. С посочения продукт е разработена и неговата пълна техническа документация.

На фиг. 2 и фиг. 3 е представен разработения лабораторен модел на аудио усилвател с цифрово управление съответно от страна елементи и страна писти, а на фиг. 4 – неговата пълна принципна електрическа схема.



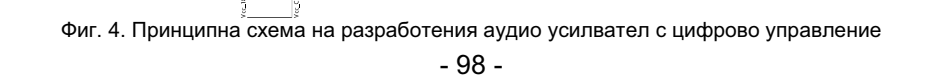
Фиг. 2. Лабораторен модел на аудио усилвател с цифрово управление – страна елементи



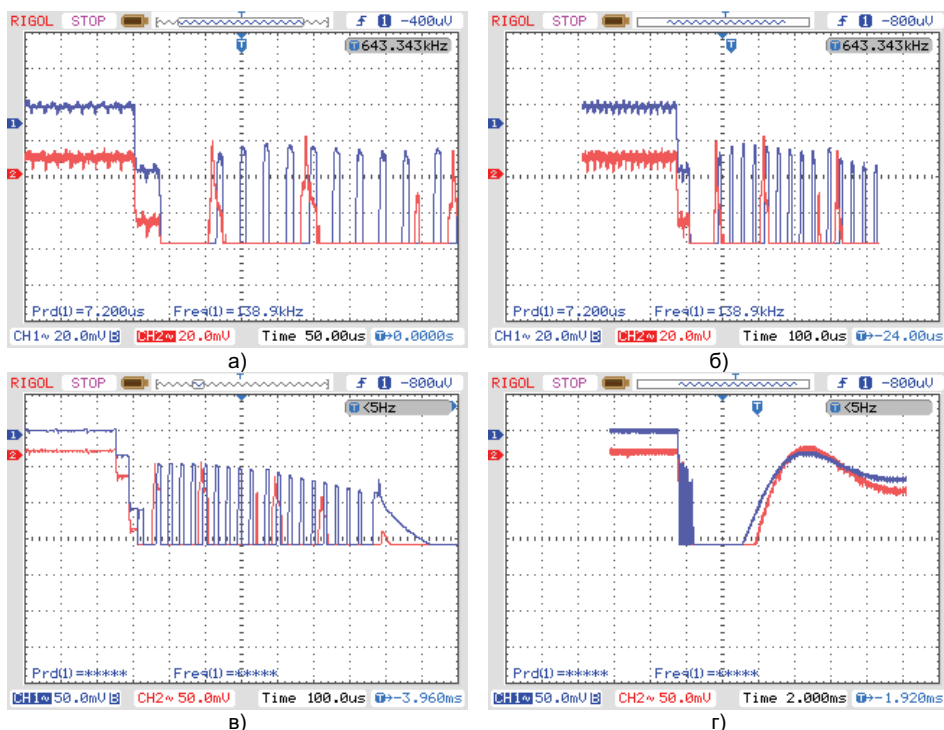
Фиг. 3. Лабораторен модел на аудио усилвател с цифрово управление – страна писти

### ***3. Експериментални изследвания на адресирането и конфигурацията на разработения модел на аудио усилвател с цифрово управление***

На фиг. 5 са представени заснетите времедиаграми с помощта на цифров осцилоскоп, които описват процеса за предаване на стартово условие, адресиране на аудио- процесора, конфигуриране на входния източник и изпращане на стопово условие за край на комуникацията. Канал 1 илюстрира времедиаграмите на тактовата шина SCL (със син цвят), а канал 2 - данновата шина SDA (с червен цвят). В процес, когато шината не е заета и двата канала се намират във високо ниво (случаи, когато не се предават управляващи командни сигнали) двете линии (SDA и SCL) са включени към захранването посредством резистори 10 k $\Omega$ . Както се вижда от времедиаграмите при прехода на SDA от високо към ниско ниво, когато SCL е във високото, се установява стартово условие фиг. 5а), б), в). Следва байт, който адресира процесора със съдържание 0x88, и при стартиране на тактовата честота във високо ниво на SCL се предава най-старшият бит с логическа единица, непосредствено след което през следващите три такта се предават три нули - фиг. 5а), б), в). Високо ниво на SDA се предава по време на петия тактов импулс на SCL линията, и непосредствено след което в следващите три такта се предават три нули фиг. 5а), б), в), последната от които означава, че информацията която ще се предава ще бъде записана в процесора. Генерирането на потвърждение се свежда до установяване на SDA в ниско ниво през продължителността на деветия тактов импулс (високо ниво), подаден на SCL линията фиг. 5а), б), в). Непосредствено след високото ниво на SCL се установява пикова стойност на SDA като това е времето, за което магистралата трябва да остане свободна преди следващото предаване. В следващия пакет се предават данни със следната стойност 0b01000100 като за потвърждение SDA се установява в ниско ниво, докато трае деветия тактов импулс от втория пакет - фиг. 5в).



- 98 -



Фиг. 5. Времени диаграми, описващи процеса на адресиране и конфигурация на аудио- канала, усилване на входния сигнал, включване/изключване на обменен звук и избор на входен източник

По време на десетия тактов импулс, както се вижда на фиг. 5в), докато SCL е във високо ниво се извършва предаване на логическа единица по SDA, което генерира условие стоп и отново двете линии приемат високо ниво - фиг. 5г). Това показва, че I<sup>2</sup>C шината е свободна.

## ЗАКЛЮЧЕНИЕ

Предимствата на разработения схемен вариант на лабораторен модел на аудио усилвател с цифрово управление в сравние с широко разпространените аналогови нискочестотни усилватели на мощност са:

- благодарение на богатия набор от възможности на микроконтролера ATmega8, аудио- процесора TDA7313 и крайния усилвател на мощност TA8210AH са намалени значително габаритните размери;
- възможност за препрограмиране на микроконтролера с цел модифициране, бъдещо доразвитие и усъвършенстване на разработката;
- благодарение на използване на цифровото управление на входния сигнал от аудио- процесора, на неговия изход се получават минимални изкривявания и шумове.

Към реализирания аудио усилвател с цифрово управление могат да бъдат посочени следните препоръки и насоки за бъдещо развитие:

- използване на функциите за избираем входен източник, баланс (леви/десни канали), фейдър (предни и задни канали) и функцията „без звук“ (mute) и др.;
- използване на микроконтролер с по-голям брой входно/изходни портове;

- крайните усилватели могат да бъдат избрани с по-голяма мощност и с по-малък коефициент на нелинейни изкривявания;
- възможности за вграждане на дистанционно управление;
- вграждане на буквено-цифров LCD дисплей към микроконтролера;
- възможности за реализация с SMD елементи и намаляване на габаритните размери.

#### **ЛИТЕРАТУРА**

- [1] Кенаров Н. PIC микроконтролери - Част 1. Млад Конструктор, Варна, 2003 г.
- [2] Кенаров Н. PIC микроконтролери - Част 2. Млад Конструктор, Варна, 2006 г.
- [3] Чакъров Д. Аудио усилвател 200 W. Списание „Млад конструктор“, брой 5, 2001 г.
- [4] Костов Д., В. Тодоров. Отстраняване на ефекта „транзисторно звучене“ при мощните НЧ усилватели. Списание „Радио, телевизия и електроника“, брой 5, 2000 г.
- [5] Atmel. 8-bit AVR with 8KBytes In-System Programmable Flash Atmega8, Atmega8L. [http://www.atmel.com/dyn/resources/prod\\_documents/doc2486.pdf](http://www.atmel.com/dyn/resources/prod_documents/doc2486.pdf)
- [6] AVR Studio 4. Software Development Environment.  
[http://www.atmel.com/dyn/products/tools\\_card.asp?tool\\_id=2725](http://www.atmel.com/dyn/products/tools_card.asp?tool_id=2725)

#### **За контакти:**

Гл. ас. д-р Боян Димитров Карапенев, Катедра “Комуникационна техника и технологии”, Технически университет - Габрово, тел.: 066/827-415, e-mail: bkarapenev@tugab.bg

**Докладът е рецензиран.**